



Tokyo Tech



Press Release

2024年2月17日

東京工業大学  
日本電信電話株式会社

## オール CMOS の 300 GHz 帯フェーズドアレイ送信機を開発 – 100 Gbps 超のデータ速度を達成、6G 無線機の実現へ大きく前進 –

### 【要点】

- 6G での実用化が期待される 300 GHz 帯フェーズドアレイ送信機を安価で量産性に優れた CMOS 集積回路により実現
- 300 GHz 帯増幅器、アンテナおよびビームフォーマをオール CMOS の同一チップ上に集積することに世界で初めて成功
- 16×4 の 2次元フェーズドアレイ送信機を開発、100 Gbps 超のデータ速度を達成

### 【概要】

東京工業大学 工学院 電気電子系の岡田健一教授らと日本電信電話株式会社の研究グループは、**テラヘルツ帯**（用語 1）で通信が可能な**アクティブフェーズドアレイ**（用語 2）送信機を、アンテナや電力増幅器を含めすべて CMOS 集積回路で実現することに世界で初めて成功した。安価で量産が可能なシリコン CMOS プロセスチップによる 300 GHz 帯の無線機実現が可能となり、100 Gbps 超の次世代無線通信システムの実現を大きく進展させることができた。

今回開発したテラヘルツ送信機は 64 系統の送信回路を持ち、それらすべてを電氣的に制御することにより 16×4 の 2次元フェーズドアレイ動作が可能である。この CMOS 送信回路を実際に評価したところ、108 Gbps の送信レートが実証できた。量産性に優れた CMOS 集積回路で 300 GHz 帯の無線伝送が可能となり、同周波数帯を用いた次世代高速**6G**（用語 3）無線機の実現・普及を大きく加速させることが期待される。

研究成果は、2月18日～22日に米国サンフランシスコで開催される「ISSCC 2024（国際固体素子回路会議）」で発表される。

## ●開発の背景

300 GHz 帯は利用可能な広大な周波数帯域が残されていることから、100 Gbps 以上の超高速 6G 無線通信サービスの実用化が期待されている。しかしながらこのような高い周波数では、空間伝搬損失を補うだけの十分な送信電力を有する送信機の実現が課題となっている。この課題を解決するために、複数のアンテナの出力を合成・制御することでアンテナ利得を高めビームステアリング（用語 4）を可能にする、2次元フェーズドアレイ技術の研究が進められてきた。しかし十分な送信電力を確保するためには、それぞれの送信回路の出力電力を確保する必要がある。フェーズドアレイは多くの送信回路を必要とするため、安価で量産性・集積化に優れるシリコン CMOS プロセスの活用が非常に有効であるが、シリコン CMOS プロセスによるトランジスタの動作周波数の制限から、これまでこの周波数帯で高性能の電力増幅器を実現することは一般的には困難であった。

そこで、CMOS 集積回路ではミキサや逡倍器から直接アンテナを駆動する回路方式が検討されてきたが、十分な出力電力が得られないために電力効率が下がり、またチップ面積が大きくなるなど、面積効率・コストの観点からも十分なものではなかった。すなわち、電力増幅器が搭載されていないこれまでの 300 GHz 帯フェーズドアレイ IC では十分な性能が得られていなかった。そのため、300 GHz 帯においても電力増幅器でアンテナを駆動する CMOS フェーズドアレイ IC の実現が大きく期待されていた。

## ●研究成果

今回の研究で開発した 300 GHz 帯フェーズドアレイ送信機は 65 nm のシリコン CMOS プロセスを用いて設計した。CMOS でも 300 GHz 帯で動作する電力増幅器を実現するために、基本となるトランジスタのレイアウトを新たに最適化した。その結果、レイアウト最適化による寄生抵抗・容量の低減により、250-300 GHz 帯での利得が従来に比べて大きく向上した（図 1）。これにより、300 GHz 帯での電力増幅器の設計が可能となった。本トランジスタを用いて設計した増幅器は、237-267 GHz で 20 dB 以上の利得を有し、251 GHz で -3.4 dBm の飽和出力電力を達成した。また、300 GHz 帯雑音評価系を構築して増幅器の雑音測定を行い、雑音指数実測値 15 dB が得られた。送信機 IC には、本トランジスタを用いた電力増幅器でオンチップのアンテナを直接駆動する**増幅器ラストの構成**（用語 5）を採用した。また、サブハーモニックミキサ、移相器、4 逡倍器付きの LO 回路の構成を工夫し、従来の 5 分の 1 の面積に小型化することに成功し、4 系統の送信回路を 3.8 mm×2.6 mm の 1 チップに集積した。

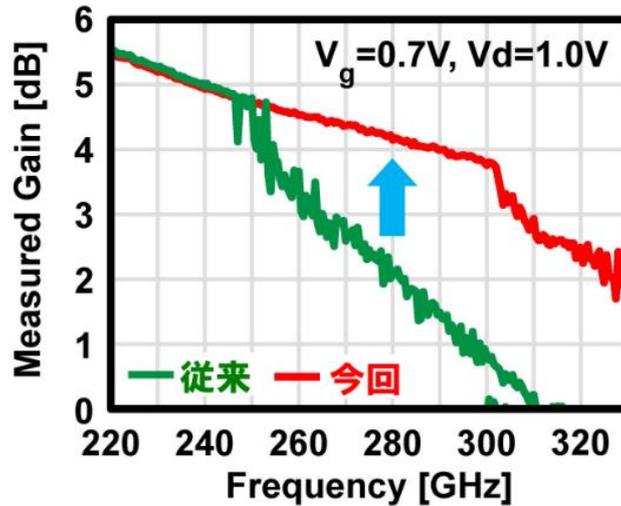


図1. 従来のCOMSトランジスタとレイアウト最適化後のトランジスタの利得の比較

次に実際に、65 nm シリコン CMOS プロセスを用いて 300 GHz 帯送信機 IC チップを作製した (図 2)。このチップのアンテナ部は、イオン照射により基板を高抵抗化することで、損失を低減している。この 4 系統の送信回路を有する CMOSIC チップをプリント基板上に 4 つ並べて実装することで、16 アレイのフェーズドアレイ送信機を構成した。さらにこの基板を 4 枚重ねて張り合わせることで、16×4 の 2 次元フェーズドアレイ送信機を実現した (図 3)。IC チップは 50  $\mu\text{m}$  に薄化して基板共振の影響を最小化すると同時に、基板からアンテナ部を 0.4 mm 飛び出す形で実装することでオンチップアンテナの放射信号の反射の影響を低減している (図 4)。

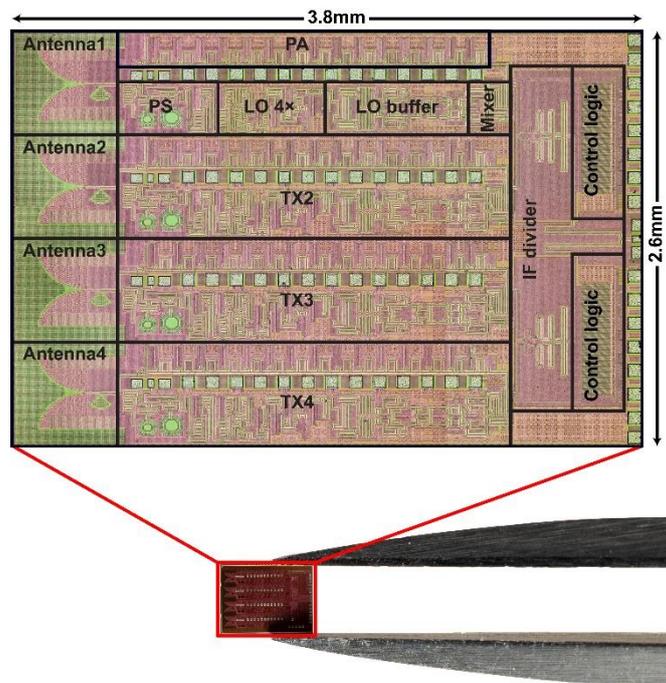


図2. 作成した 300 GHz 帯送信機 IC のチップ写真

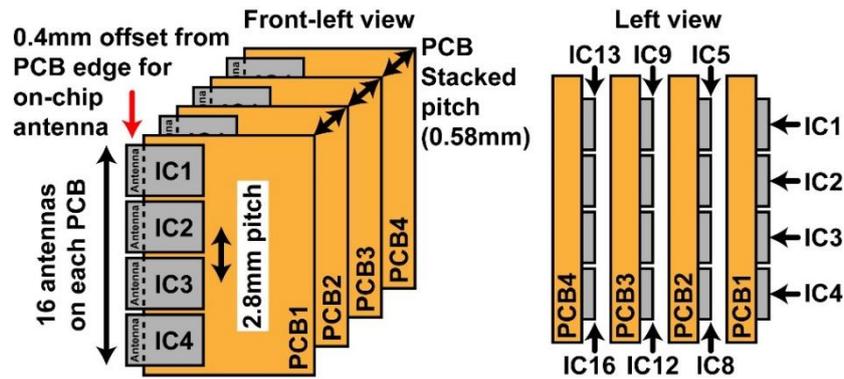


図 3. フェーズドアレイ送信機の基板構成

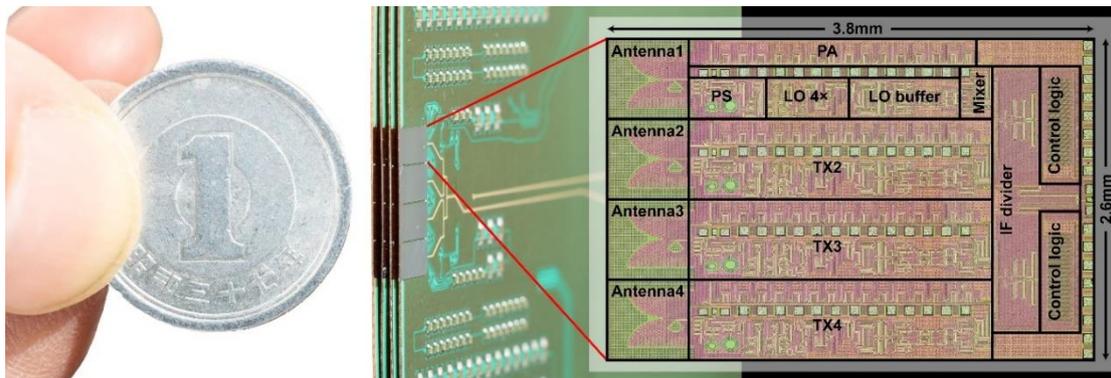


図 4. フェーズドアレイ送信機の写真（チップ実装部）

開発した送信機の性能評価のために、オンチップアンテナを除いた 1 系統の送信回路の送信レートを高周波プローブにより測定したところ、**16QAM**（用語 6）変調時に 108 Gbps、**32QAM**（用語 7）変調時に 95 Gbps となり、100 Gbps を超える送信レートが確認できた。また、50 cm の距離での 4 系統の送信回路によるアンテナビームパターンは、 $120^\circ$  の角度掃引において設計値と非常によく一致し、フェーズドアレイ動作が可能であることが確認できた。

### ●社会的インパクト

本研究で開発されたテラヘルツ帯フェーズドアレイ送信機はアンテナを含め全て CMOS 集積回路で実現している。安価で量産性に優れた CMOS プロセスで 300 GHz 帯の送信機を世界で初めて実現できたことで、同周波数帯を用いた 6G 高速無線機の実現に大きく貢献することが期待できる。

### ●今後の展開

今後は本研究をさらに進め、より多くの送信回路を集積化したより大規模なフェーズドアレイ送信機の開発を目指す。そうした送信機によって、さらに長距離での超高速無線通信が可能となり、300 GHz 帯の基地局等への展開を通して、6G 高速無線システムの普及に貢献することができる。

## 【用語説明】

- (1) **テラヘルツ帯**：5Gなどで用いられるミリ波帯より高い、300 GHz から 3,000 GHz (3 THz) の周波数帯。テラヘルツ帯を用いる通信規格としては IEEE802.15.3d が知られている。IEEE802.15.3d では 252-325 GHz の周波数帯を用いるため、252-300 GHz の周波数帯も含めて広義にテラヘルツ帯と呼ばれることが多い。
- (2) **フェーズドアレイ**：複数のアンテナへ位相差をつけた信号を給電する技術。ビームステアリングの実現に利用される。
- (3) **6G**：第 6 世代移動通信システム。第 5 世代移動通信システム (5G) の次の世代の移動通信システム。
- (4) **ビームステアリング**：アンテナの指向性パターンを制御する技術。通常、フェーズドアレイを用いて電氣的に制御する。
- (5) **増幅器ラストの構成**：送信回路において、最終出力段が電力増幅器となっている構成。通常最終出力段はアンテナなどの駆動電力を得るために電力増幅器が用いられるが、CMOS プロセスでは 300 GHz 帯のような高い周波数での電力増幅器の実現が難しく、これまでの研究開発報告では、ミキサや逡倍器が最終段となるミキサラスト構成や、逡倍器ラスト構成が用いられており、増幅器が最終段となる増幅器ラスト構成はこれまで実現されていなかった。
- (6) **16QAM**：16 Quadrature Amplitude Modulation の略。搬送波の振幅および位相変化の 16 値を用いる変調方式。
- (7) **32QAM**：32 Quadrature Amplitude Modulation の略。搬送波の振幅および位相変化の 32 値を用いる変調方式。

## 【発表予定】

この成果は 2 月 18 日～22 日にサンフランシスコで開催される「2024 IEEE International Solid-State Circuits Conference (ISSCC 2024) : 2024 年米国電気電子学会 国際固体素子回路会議」における講演セッション「Session 24 – D-Band/Sub-THz Transmitters and Sensors」にて「A 236-to-266GHz 4-Element Amplifier-Last Phased-Array Transmitter in 65nm CMOS」の講演タイトルで、現地時間 2 月 21 日午前 10 時 55 分から発表される。

(講演情報)

講演セッション：Session 24 –D-Band/Sub-THz Transmitters and Sensors

講演時間：現地時間 2 月 21 日午前 10 時 55 分

講演タイトル：A 236-to-266GHz 4-Element Amplifier-Last Phased-Array Transmitter in 65nm CMOS

(ISSCC 会議情報)

<http://isscc.org/>

<https://submissions.miramart.com/ISSCC2024/PDF/ISSCC2024AdvanceProgram.pdf>

**【問い合わせ先】**

東京工業大学 工学院 電気電子系 教授

岡田 健一（おかだ けんいち）

Email: okada@ee.e.titech.ac.jp

TEL: 03-5734-3764

FAX: 03-5734-3764

**【取材申し込み先】**

東京工業大学 総務部 広報課

Email: media@jim.titech.ac.jp

TEL: 03-5734-2975 FAX: 03-5734-3661

日本電信電話株式会社 先端技術総合研究所 広報

Email : nttrd-pr@ml.ntt.com